

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-044678

(43)Date of publication of application : 16.02.1996

(51)Int.Cl.

G06F 15/16  
 G06F 9/46  
 G06F 9/46  
 G06T 1/20  
 // G06T 7/00

(21)Application number : 06-177953

(71)Applicant : CANON INC

(22)Date of filing : 29.07.1994

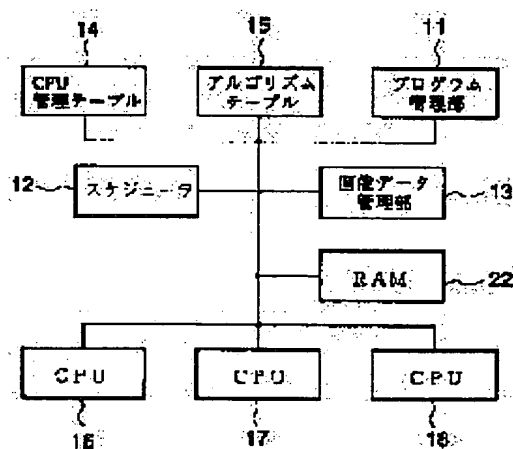
(72)Inventor : TANAKA SHINICHI  
 KAWAI TOMOAKI  
 NORO HIDEO

## (54) DEVICE AND SYSTEM FOR PROCESSING IMAGE

## (57)Abstract:

PURPOSE: To dividedly process image data so as to most improve processing efficiency as a whole even on any condition that the loads of respective CPU are dynamically changed or the performance of each CPU is different by dividing all the image data based on the ratio of predictive efficiency of respective CPU and allocating those data to the respective CPU.

CONSTITUTION: A CPU managing table 14 manages the performance and present load conditions of CPU 16 to 18 so that the predictive efficiency of respective CPU 16 to 18 can be calculated. Corresponding to the result, a scheduler 12 distributes the image data divided by an image data managing part 13 to the respective CPU 16 to 18, namely, processing is respectively dividedly distributed so that the processing efficiency can be maximized as a whole. At the scheduler 12, the dividing method of image data at respective functions to be used for image processing and the performance of respective CPU 16 to 18 or the like are respectively investigated from an image processing algorithm table and the CPU managing table 14 and utilized as the information for deciding a schedule.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**Japanese Publication for Unexamined Patent Application**

**No. 08-44678/1996 (Tokukaihei 08-44678)**

A. Relevance of the above-identified Document

This document has relevance to claims 1, 2, and 13 to 16 of the present application.

B. Translation of the Relevant Passages of the Document

[MEANS TO SOLVE THE PROBLEMS]

[0009]

An image processing device having a plurality of CPUs is characterized by including: load judging means for judging a load of each CPU; image data holding means for holding image data to be processed; data allocating means for dividing, into a plurality of partial images, the image data held by the image data holding means, and allocating the plurality of partial images to the CPUs in accordance with a result of judgment by the load judging means; and image integrating means for integrating the partial images processed by the CPUs, and outputting an integrated image as processed image data.

[0010]

Moreover, the image processing device further includes performance judging means for judging performance of each CPU,

the data allocating means allocating the data in accordance with the result of judgment by the load judging means and a result of judgment by the performance judging means.

[0011]

For example, data allocating means divides the image data into partial images in a number equal to or more than the number of the CPUs, and sequentially allocates, to the CPUs finished with processing, the image data representative of the partial images.

[0014]

Moreover, an image processing device including a plurality of CPUs is characterized by including: load judging means for judging a load of each CPU; data holding means connected to each CPU so as to hold image data to be processed; data allocating means for dividing the image data into a plurality of partial images, and allocating the plurality of partial images to the data holding means of the CPUs in accordance with a result of judgment by the load judging means; and image integrating means for integrating processing results of the CPUs, and outputting the processing results as a single set of image data.

(19)日本國特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平8-44678

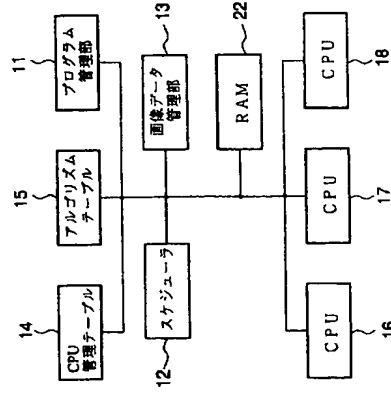
(51)InC.I. G 0 6 F 15/16 9/46	識別記号 3 8 0 Z 3 4 0 D 7737-5B 3 6 0 B 7737-5B	戸内整理番号 F I	技術表示箇所
(21)出願番号 特願平6-177953	(22)出願日 平成 6 年 (1994) 7 月 29 日	(71)出願人 000001007 キヤノン株式会社 東京都大田区下丸子 3 丁目 30 番 2 号 田中 伸一 東京都大田区下丸子 3 丁目 30 番 2 号 キヤ ノン株式会社内 (72)発明者 河合 智明 東京都大田区下丸子 3 丁目 30 番 2 号 キヤ ノン株式会社内 (73)発明者 野呂 英生 東京都大田区下丸子 3 丁目 30 番 2 号 キヤ ノン株式会社内 (74)代理人 弁理士 大塚 廣樹 (外 1 名)	請求項の数 15 OL (全 12 頁) 最狭員に就く K 3 3 0 F 15/ 70 G 0 6 F 15/ 66 未請求 審査請求

(54)【発明の名称】  
画像処理装置及びシステム

## (57) 【要約】

【目的】 複数のCPUを備え、各CPUの負荷が動的に変化したとき、各CPUの性能が異なったり、また、それらが組み合わされた状況においても、全体として最も処理効率が高くなるように画像データを分割して処理することができる画像処理装置及びシステムを提供する。

【構成】 CPU16～18の性能及び現在の負荷状況によって、画像を出力するCPUをCPU管理テーブル14で管理し、それより各CPUのす測効率は算出して、その結果に応じて画像データ管理部13で分割された画像データをスケジューラ12が各CPUに分配する。



## 【特許請求の範囲】

【請求項1】 複数のCPUを有する画像処理装置にお

各CPUの負荷の状況を判断する負荷判断手段と、画像処理対象の画像データを保持する画像データ保持手段と、

前記画像データ保持手段に保持された画像データを複数の部分画像に分割し、前記負荷判断手段の判断結果に基づいて前記複数の部分画像のそれぞれを前記CPUに割り当て、前記データ割り当て手段と、

各CPUにより処理された部分画像を統合して処理済みの画像データとして出力する画像統合手段と備えることを特徴とする画像処理装置。

【請求項2】 各CPUの性能を判断する性能判断手段を更に含み、

前記データ割当て手段は前記負荷判断手段の判断結果と前記性能判断手段の判断結果とに基づいて各CPUにデータを割り当てることを特徴とする請求項1記載の画像処理装置。

【請求項3】 前記データ割り当て手段は画像データをCPUの数以上の部分画像に分割し、処理が終了したCPUに順次部分画像を表わす画像データを割り当てるとを特徴とする請求項1記載の画像処理装置。

【註事項4】 補記データ割り当て手段により各CPUに割り当てられた部分画像の処理結果が画像データ全体に影響を及ぼす場合に、前記画像結合手段は各CPUの処理結果である全画像分の画像データを統合することを特徴とする請求項1記載の画像処理装置。

【請求項5】前記データ割当て手段は画像データの領域を小さく分割し、処理時間により処理時間にかかる領域は小さく分割することと、処理時間にかかる領域は大きく分割することを特徴とする請求項1記載の画像処理装置。

【請求項6】 複数のCPUを有する画像処理装置において、

接続されたデータ保持手段と、  
画像処理対象の画像データを保持するために各CPUに  
各CPUの負荷の状況を判断する負荷判断手段と、

画像データを複数の部分画像に分割し、前記負荷判断手段の判断結果に基づいて前記複数の部分画像のそれぞれを各CPUのデータ保持手段に割り当てる手段と、

部分画像毎の各CPUの処理結果を統合して1つの画像データとして出力する画像統合手段とを備えることを特徴とする画像処理装置。

【請求項 7】 各 CPU の性能を判断する性能判断手段を更に含み、

前記データ割当て手段は前記負荷判断手段の判断結果と前記性能判断手段の判断結果とに基づいて各CPUにデータを割り当てることを特徴とする請求項6記載の画像処理装置。

【請求項8】 前記データ割当て手段は画像データをCPUの数以上の部分画像に分割し、処理が終了したCPUに順次部分画像を返すす画像データを割り当てることを特徴とする請求項6記載の画像処理装置。

【請求項9】 前記データ割当て手段により各CPUに割り当てられた部分画像の処理結果が画像データ全体に影響を及ぼす場合に、前記画像統合手段は各CPUの処理結果である全面像分の画像データを統合することを特徴とする請求項6記載の画像処理装置。

【請求項10】 前記データ割当て手段は画像データの特徴により処理時間のかかる領域は小さく分割し、処理時間のかからない領域は大きく分割することを特徴とする請求項6記載の画像処理装置。

【請求項11】 複数のコンピュータを有する画像処理システムにおいて、

各コンピュータの負荷の状況を判断する負荷判断手段と、

画像データと複数の部分画像に分割し、前記負荷判断手段が各部分画像のそれぞれについて前記複製の部分画像の割り当て段階と、各コンピュータに割り当てるデータの処理結果を統合して出力する画像処理システム。

【請求項12】 各コンピュータの性能を判断する性能  
判断手段を更に含み、

前記データ割当て手段は前記負荷判断手段の判断結果と前記性能判断手段の判断結果とに基づいて各コンビュータにデータを割り当てることを特徴とする請求項11に記載の画像処理システム。

【請求項13】 前記データ群に当り手段は画像データコンピュータの数以上の部分画像に分割し、処理をコンピュータに順次部分画像を要求する画像データコンピュータに順次部分画像を要求する請求項1記載の画像処理システム。

【請求項14】 前記データ群に当り手段により各コンピュータに割り当てられた部分画像の処理結果が画像データ全体に影響を及ぼす場合に、前記画像統合手段は、各コンピュータの処理結果である全画像分の画像データと統合することを特徴とする請求項1記載の画像処理システム。

【請求項15】 前記データ割当て手段は画像データの特徴により処理時間のかかる領域は小さく分割し、処理時間のかからない領域は大きく分割することを特徴とする請求項1記載の画像処理システム。

【發明の詳細な説明】

10001

【産業上の利用分野】本発明は画像処理装置及びシステムに関し、特にマルチプロセッシングが可能な画像処理装置及びシステムに関する。

[0002]



(5)

ら通知された画像処理コマンドに基づいて画像データ管理部13で管理されているRAM22上の画像データをスケジューラ12へ通知する。尚、この時、画像データ管理部13では、RAM22上において画像の同一領域を複数のCPUが同時にアクセスすることが無いよう排他制御を行う。スケジューラ12は、各CPUが画像処理を実行している間は各CPUからの通理待ち待っているか、又は待ちながら別の処理を実行しているもよい。

【0026】ステップS608において、スケジューラ12はCPU16～18のうちの1つからの終了メッセージを受け取り、ステップS609で処理を割り当てられたCPU16～18の全てから終了メッセージを受け取ったか否か。即ち、全CPUが処理終了したか否かを確認し、終了していない場合はステップS608へ戻り、他のCPUからのメッセージを待つ。全てのCPUの処理が終了したのであればステップS610へ進み、スケジューラ12はプログラム管理部11へ画像処理の結果を通知し、画像データ管理部13で各部分面画像の処理結果をRAM22上で統合して1つの画像とするよう依頼する。

【0027】以上説明したようにして、スケジューラ12では各CPUの画像処理のスケジュールを制御する。【0028】次に、図2に示す画像データ管理部13について、詳細に説明する。画像データ管理部13は入力画像、及び処理後の画像を管理しており、スケジューラ12の指示に従って画像データの流を制御する。ただし、画像データ管理部13は画像データの管理を行えばよく、画像データはプロセス内、RAM22内、その他のファイル等、どこに存在していてもよい。本実施例では、不図示のファイル内に画像データが格納されているとする。

【0029】RAM22も画像データ管理部13によって管理されており、画像データの流は次のようになる。画像データ管理部13はプログラム管理部11からスケジューラ12へ要求した処理対象面画像データをフイルノ/Oの機能を用いて読み出し、RAM22上に展開する。この画像データをスケジューラ12の指示に従って分割し、各CPU16～18へ転送する。各CPUで処理が終了すると、画像データ管理部13はそれぞれCPUから処理結果の画像データを回収して統合し、11へ通知する。

【0030】本実施例においては、スケジューラ12により使用可能な複数のCPUに対して処理をそれぞれ分割して割り振るが、この時、各CPUの処理効率を予め予測することが必要となる。この予測されるCPUの処理効率を以下、予測効率と称し、本実施例における各CPUの予測効率の求めかた、及び画像の分割方法について説明する。

(5)

【0031】CPUの性能をs、CPUの負荷をload(100%の負荷で“1”となる)とすると、CPUの予測効率peは以下の式で表される。

$$pe = (1 - load) \times s$$

ここで、CPUの性能sは実測値を基にして決定するの最も良いが、例えばSPECint92(整数演算性能)や、SPECfp92(浮動小数点演算性能)といったベンチマークプログラムによるCPUの性能の相関を基にして決めてもよい。また、CPUの負荷loadは、CPUが現在どれだけ利用されているかを表すものであるため、CPUに実際に問い合わせることにより求められる。

【0033】また、画像の分割は、各CPUに対する処理の割り当てが予測効率peに比例するように決定する。ただし、画像によってはその処理の種類によって、分割できる場所が限定される場合がある。そのような場合には、なるべく予測効率と比例するように、分割可能な場所で分割するように調整する。

【0034】以下、本実施例における画像分割の例を示す。

【0035】例えば、6つのCPUが利用可能であり、それぞれの予測効率が1.0、0.6、0.5、0.2、0.2、0.0であり、画像の大きさが512×512であり、処理はライン単位であってラインの途中で切断できないとする。この場合に、512ラインの画像を10:6:5:2:2に比例配分すると、それぞれ20、12、10、4、4、0ラインの割り当てとなる。しかし、これでは2ライン余ってしまうため、実際には予測効率の最も高いCPUに余りを割り当て、それぞれ22、12、10、4、4、0ラインに分割して、処理を行う。

【0036】一方、処理が画素単位の場合には、512×512を10:6:5:2:2に比例分配し、余りを予測効率に応じて分配して割り当てると、それぞれ104860、62914、52428、20971、20971が割り当てられる。

【0037】以上説明したように本実施例によれば、複数のCPUを備えるシステムにおいて、各CPUが他のジョブを同時に処理するために動的に負荷が変化する場合や、各CPUの性能が異なる状況等においても、各CPUの予測効率を判断することにより、最も効率良く画像処理を行うことが可能となる。

【0038】<第2実施例>以下、本発明に係る第2実施例について、図面を参照して説明する。

【0039】第2実施例に示す画像処理装置の構成は上述した第1実施例に示す図1と同様であるが、画像処理部5の詳細構成が第1実施例と異なる。第2実施例における画像処理部5の詳細構成を図5のブロック図に示す。

【0040】図5において、上述した図2と同様の構成

(6)

には同一番号を付し、説明を省略する。図5において、CPU16～18は、それぞれ固有のRAM23、24、25を備える。

【0041】以下、第2実施例におけるスケジューラ12の処理を、図6のフローチャートを参照して説明する。

【0042】図6は第2実施例のスケジューラ12の動作を説明するフローチャートであり、ステップS701～ステップS705までは上述した第1実施例の図4に示すステップS601～ステップS605と同様の処理であるため、説明を省略する。

【0043】ステップS706において、スケジューラ12は画像データの分割方法をCPUではなく、画像データ管理部13へ送る。そして、ステップS707でスケジューラ12は画像データ管理部13に対して、各CPU16～18へ分割した画像データを転送するように要求を出す。そしてステップS708において、各CPU16～18に対して画像処理コマンドを発行する。すると各CPU16～18では、スケジューラ12から通知された画像処理コマンドに基づいて、画像データ管理部13から送られた画像データそれぞれのRAM23～25上で処理し、処理が終了するとその旨のメッセージをスケジューラ12へ通知する。また、処理された画像データを、画像データ管理部13へ送られる。

【0044】そしてステップS709において、スケジューラ12はCPU16～18のうちの1つからの終了メッセージを受け取り、ステップS710で処理を割り当てられたCPU16～18の全てから終了メッセージを受け取ったか否か。即ち、全CPUが処理終了したか否かを確認し、終了していない場合はステップS709へ戻り、他のCPUからのメッセージを待つ。全てのCPUにおいて処理が終了したのであればステップS711へ進み、プログラム管理部11へ画像処理の結果を通知し、画像データ管理部13へ各部分面画像の処理結果の統合を依頼する。

【0045】以上説明したようにして、スケジューラ12では各CPUの画像処理のスケジュールを制御する。【0046】即ち、第2実施例においては、スケジューラ12において画像データの分割方法を画像データ管理部13へ送り、画像データ管理部13では、その分割方法に従って分割した画像データを各CPUへ転送することにより、各CPUの作業領域が共通でない場合にも、効率良く画像処理を行うことができる。

【0047】また、第2実施例における方法は、図5に示す複数のCPUを備える画像処理装置のみでなく、例えば図7に示すように、複数のコンピュータ41～44をネットワーク45で接続した画像処理システムにおいても適用可能である。この場合、コンピュータ41～44のうちのいずれかが図5に示すCPU16～18及びRAM23～25以外の構成を備えており、そのコンピ

(6)

ュータにより第2実施例における画像処理が実行される。

【0048】<第3実施例>以下、本発明に係る第3実施例について、図面を参照して説明する。

【0049】第3実施例における画像処理装置の構成及び画像処理部5の詳細構成は、上述した第1実施例に示す図1及び図2と同様であるため、説明を省略する。

【0050】以下、第3実施例におけるスケジューラ12の処理を、図8のフローチャートを参照して説明する。

【0051】図8は第3実施例のスケジューラ12の動作を説明するフローチャートであり、ステップS801～ステップS805までは上述した第1実施例の図4に示すステップS601～ステップS605と同様の処理であるため、説明を省略する。

【0052】ステップS806において、スケジューラ12は各CPUへ画像処理コマンド及び処理する部分面画像の情報を送る。そして、ステップS807で、処理を終了したCPUが現れるのを待つ。処理を終了したCPUが現れたらスケジューラ12に進み、全部分面画像について処理が終了したか否かを判定する。未処理の部分面画像があればステップS809に進み、ステップS807で処理終了を確認されたCPUに未処理の部分面画像情報を転送する。一方、ステップS808において全部分面画像、即ち全部面領域について処理が終了したと判定されると、ステップS810に進んで処理結果の画像データを画像データ管理部13で統合するよう指示し、プログラム管理部11へ通知する。

【0053】以上説明したようにして、スケジューラ12では各CPUの画像処理のスケジュールを制御する。【0054】例えば、利用可能なCPU数が5である場合には、画像データをCPUの数5より大きな数の同じ大きさの部分画像に分割する。例えば、画像データを5個の部分画像に分割する。そして、まずそのうちの5個の部分画像をそれぞれのCPUへ割り当てる。各CPUの負荷の状況や性能の差により、処理が終了する時間はそれぞれ異なるため、第3実施例においては早く終了したCPUに、順次他の部分画像を転送して処理を行う。このとき、利用可能なCPUの数と画像データを分割する数の関係はあらかじめ定めておいてもよいし、何らかの詳細関数を用いて、画像処理装置内で自動的に決定されるようにしてもよい。

【0055】また、第3実施例は図7に示す複数のコンピュータを接続したネットワークシステムにおいても適用可能である。この場合、CPUの数に対する画像データの分割数の関係が、通信時間とも関係してくる。ネットワークシステムにおいては処理時間全体に占める通信時間の割合が大きいため、処理する画像データの分割数を大きくすると、各コンピュータへ通信時間がかつてしまい効率的ではない。しかし、画像データの分割数

(7)

を小さくすると、一部のコンピュタのみに負荷が集中してしまふ可能性がある。そのため、例えば利用可能なCPUの数の2倍と3倍といったように、画像データの分割数にはある程度の範囲を設定するといふ。

【0056】尚、第3実施例におけるスケジューラの処理は、上述した図5に示す構成でももちろん適用可能である。

【0057】以上説明したように第3実施例によれば、各CPUの処理途中でその負荷が大きくなり変化するような場合でも、処理可能なCPUの数の数以上に入力画像を分割し、処理が終了したCPUに順次部分領域を割り当てることにより、負荷の変化に関らず処理効率を高めることができる。

【0058】<第4実施例>以下、本発明に係る第4実施例について、図面を参照して説明する。

【0059】第4実施例における画像処理装置の構成及び画像処理部5の詳細構成は、上述した第2実施例に示す図1及び図5と同様であるため、説明を省略する。

【0060】第4実施例においては、画像の部分領域を対象とした処理が全体の領域に影響を及ぼす場合の例を示す。

【0061】画像の部分領域を対象とした処理が全体の領域に影響を及ぼす場合の例として、例えば画像中から直線等、パラメータで表現できる図形を抽出するハフ変換(Hough)変換について考える。ハフ変換は、入力画像の各画素毎に処理を実行し、結果のパラメータ空間の2次元配列上の画素のセルの値を変化させる。以下、ハフ変換の処理を図9を参照して説明する。ハフ変換は、図9の(a)に示すように、点A、B、C、Dを含む直線 $\alpha$ を

$$\rho = x \cdot \cos \theta + y \cdot \sin \theta \quad \dots \quad (式1)$$

で表現したときに、x軸、y軸の2次元で表せる画像を、図9の(b)に示す $\rho$ 軸、 $\theta$ 軸の2次元のパラメータ空間上の正弦曲線に変換するものである。尚、図9の(a)において $\rho$ は原点から直線へ降ろした垂線の長さ、 $\theta$ は直線とx軸とのなす角である。即ち、例えば図9の(a)に示す点Aを通る全ての直線群が、図9の(b)に示す曲線Aで表わされる。そして、図9の

(a)に示されるxy空間の各点(例えば、A、B、C、D)について、式1を満足するような図9の(b)に示す $(\rho, \theta)$ の曲線(例えばA、B、C、D)を計算し、 $\rho$ 空間上の対応する曲線をカウントアップしていく。そして最終的に、図9の(b)に示す $\rho$ 空間でのピーク $\alpha$ を抽出することにより、そのピーク $\alpha$ を通る $(\rho, \theta)$ パラメータ空間上の曲線A、B、C、Dに対応するxy空間中の点A、B、C、Dを通る直線 $\alpha$ が存在することがわかる。即ちハフ変換においては、xy空間の直線が $\rho$ 空間上の1点で表現される。

【0062】以上説明したような処理の場合、入力画像を適当な方法で分割して各CPUに割り当てることは可

(8)

13

リングされた領域数に依存する。従って、各部分画像に含まれるラベリング領域数が一定になるように画像データを分割することにより、画像全体の処理効率は向上する。

【0072】図12に、黒く塗りつぶした領域の特徴量を計算する例を示す。このような場合には、例えば図12の破線の上下の領域に入力画像を分割すると、各領域とも6個のラベリング領域を有することにより、2つのCPUに負荷を均等に分割できる。また、各CPUの予測効率を調べ、その予測効率に合わせて分割位置を変更することによって、予測効率の高いCPUにはラベル領域の多い領域を、予測効率の低いCPUにはラベル領域の少ない領域を割り当てれば良い。こうすることにより、全体としての処理効率の向上を図ることができる。

【0073】次に、特徴点のマッピング処理について説明する。特徴点のマッピングとは、なんらかの方法で画像中の特徴点を抽出し、それぞれの特徴点が他の画像のどの画像位置に対応するかを調べる処理である。この処理は、例えば3次元座標情報を抽出可能なステレオ画像の対応点を抽出して、特徴点での実行き情報を得る場合等に重要な処理である。このような場合には、全体の処理時間は特徴点の数に依存する。そのため、特徴点の数に一定になるように、画像を部分領域に分割して各CPUに割り当てることにより、全体の処理効率は向上する。また、特徴点に対応する位置を調べる必要がある領域は、撮影条件による向差からある程度限定することができ。従って、例えば図2又は図7に示すように各CPU又はコンピュタが共有領域を持たない場合には、全ての画像を各CPUに送る必要はなく、必要な部分だけを送ることにより、画像データの転送によるオーバーヘッドを少なくすることが可能である。

【0074】また、領域分割処理においては、近傍の画素の画素値を比較し、その差が所定値未満である場合に、それらの画素は同一の領域にあると見なす。そして、この処理をその画素値の差が所定値以下であるような画素がなくなるまで繰り返す。また、各領域の大きさを計算して、各領域の大きさが一定以上になるように領域の統合処理を行う場合もある。

【0075】このような分割処理においては、分割する画像の特徴に応じて、予めどの程度の繰り返しで処理が収束するかを予測できることがある。例えば、初めから同一画素値の領域に同じ領域の統合処理は不要であり、また、同一画素値でなくとも画素値の差が小さいことから予め分かっている領域については、収束が速いことが予測される。このような統計的な手法を利用することによって、予め収束の速い領域と、収束の遅い領域とを識別することが可能である。そして、この情報を利用して画像の分割方法を決定することができる。

【0076】以上説明したように第5実施例によれば、画像の全体領域を処理対象とし、部分領域の性質によ

14

で処理速度が異なるような画像処理を行う場合においても、複数のCPUに画像を効率よく割り当てることにより、効率よく画像処理を行うことができる。

【0077】また、第5実施例における画像処理装置は、図2、又は図7に示すように構成でも実現可能である。

【0078】尚、本発明は、複数の機器から構成されるシステムに適用しても1つの機器から成る装置に適用しても良い。また、本発明は、システム並に装置にプログラムを供給することによって達成される場合にも適用できることはいうまでもない。

【0079】

【発明の効果】以上説明したように、本発明によれば、複数のCPUからなり、処理を各CPUに分割して割り当てることによって画像処理を行う画像処理システムにおいて、各CPUの負荷が動的に変化する状況や、各CPUの性能が異なる状況、またそれらが組み合わされた状況においても、処理を実行する時点で、各CPUの予測効率を動的に判断しながら、全体で最も処理効率が高くなるように入力画像を分割して画像処理を行うことが可能となる。

【0080】更に、処理途中で負荷が大きく変化するような場合には、処理可能なCPUの数以上に入力画像を分割し、処理が終了したCPUに順次部分領域を割り当てることにより、負荷の変化に関らず処理効率を高めることができる。

【0081】また、入力画像の各部分領域を処理した結果が出力画像の全体に影響するような場合でも、入力画像を分割して複数のCPUに割り当てて、その結果を全て統合することによって、効率よく画像処理を行うことができる。

【0082】更に、入力画像の部分領域の性質によって処理速度が異なるような処理をする場合には、部分領域の性質に依って分割方法を要えることによって、各CPUの処理時間の差が少なくなるように分割することが可能となり、全体としての処理効率の向上を図ることができる。

【0083】

【図面の簡単な説明】

【図1】本発明に係る第1実施例における画像処理装置の構成を示すブロック図である。

【図2】本実施例における画像処理部5の詳細構成を示すブロック図である。

【図3】本実施例における入力画像の画素範囲と画像処理の結果の出力画像の画素範囲との関係を分類して示す図である。

【図4】本実施例におけるスケジューラの動作を説明するフローチャートである。

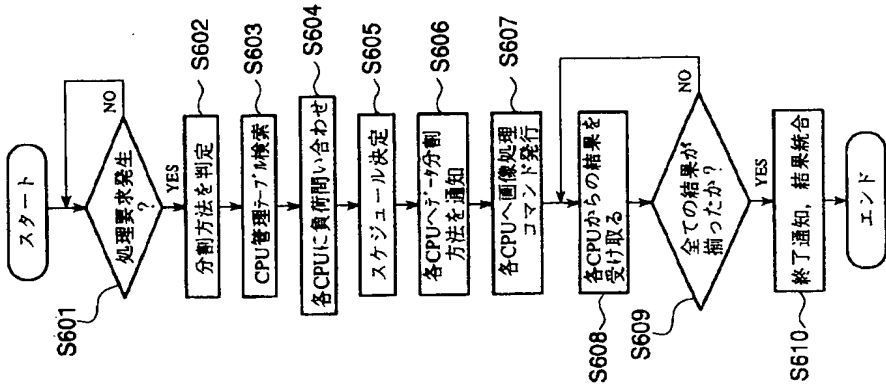
【図5】本発明に係る第2実施例における画像処理部5の詳細構成を示すブロック図である。

(9)

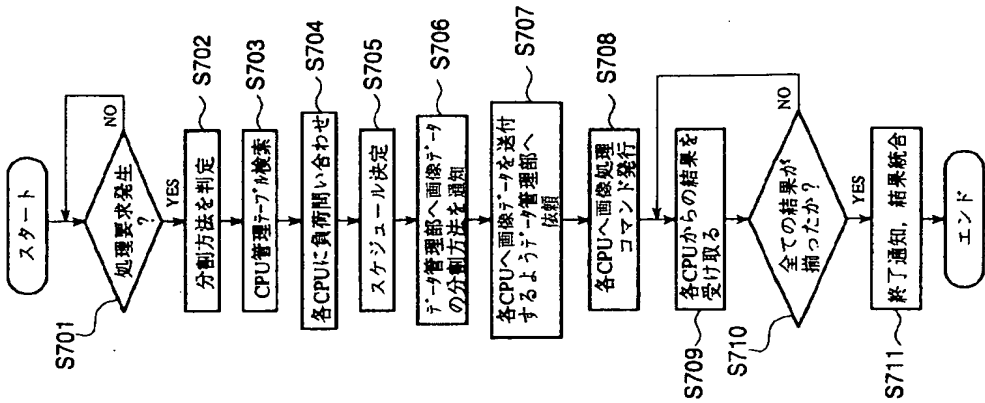
- 15
- 【図6】本発明に係る第2実施例におけるスケジューラの動作を説明するフローチャートである。
- 【図7】本発明に係る第2実施例における画像処理ネットワーク構成を示す図である。
- 【図8】本発明に係る第3実施例におけるスケジューラの動作を説明するフローチャートである。
- 【図9】本発明に係る第4実施例におけるハブ変換を説明するための図である。
- 【図10】本発明に係る第1実施例から第3実施例までの処理における入力画像と出力画像との分割領域の対応を示す図である。
- 【図11】本発明に係る第4実施例における入力画像と出力画像との対応を示す図である。
- 【図12】本発明に係る第5実施例におけるラベリング

(10)

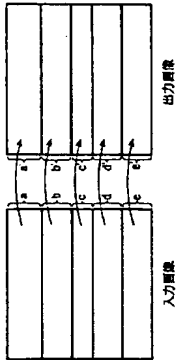
【図4】



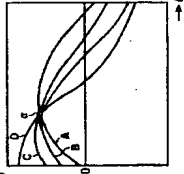
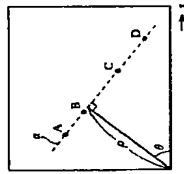
【図6】



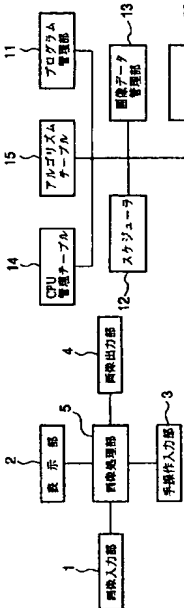
【図10】



【図9】



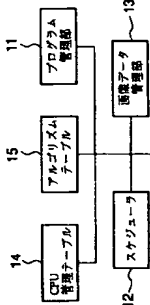
【図2】



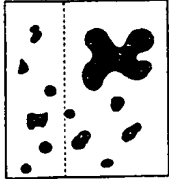
【図3】

入力画像	出力画像
1 画像	1 画像
近傍	1 画像
近傍	近傍
全体	1 画像
全体	近傍
全体	全体
ライン	ライン

【図5】



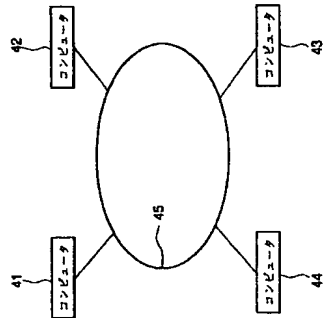
【図12】



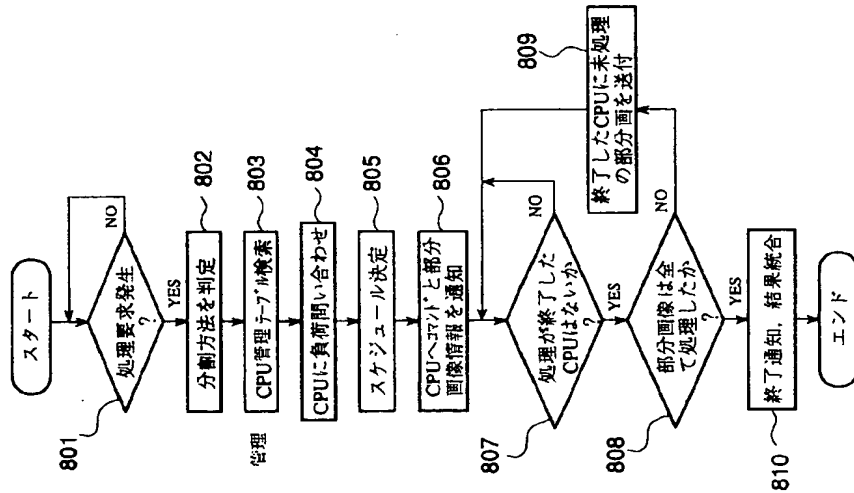


(11)

【図7】

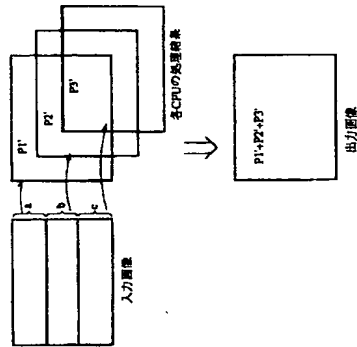


【図8】



(12)

【図11】



フロントページの続き

(51) Int. Cl. 6  
G 0 6 T 1 / 2 0  
// G 0 6 T 7 / 0 0

識別記号 社内管理番号 F I

技術表示箇所